

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.
009339033 **Image available**

WPI Acc No: 1993-032496/199304

XRAM Acc No: C93-014677

XRPX Acc No: N93-025006

Semiconductor solar cell mfr. - by forming amorphous silicon layer on substrate, forming silicon-nitride or oxide film patterns and thermally treating NoAbstract

Patent Assignee: SANYO ELECTRIC CO (SAOL)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 4360518	A	19921214	JP 91136655	A	19910607	199304 B

Priority Applications (No Type Date): JP 91136655 A 19910607

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

JP 4360518 A 4 H01L-021/20

Title Terms: SEMICONDUCTOR; SOLAR; CELL; MANUFACTURE; FORMING; AMORPHOUS; SILICON; LAYER; SUBSTRATE; FORMING; SILICON; NITRIDE; OXIDE; FILM; PATTERN; THERMAL; TREAT; NOABSTRACT

Derwent Class: L03; U12; X15

International Patent Class (Main): H01L-021/20

International Patent Class (Additional): H01L-031/04

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

03995418 **Image available**

MANUFACTURE OF PHOTOVOLTAIC DEVICE

PUB. NO.: 04-360518 [JP 4360518 A]

PUBLISHED: December 14, 1992 (19921214)

INVENTOR(s): NOGUCHI SHIGERU

IWATA HIROSHI

SANO KEIICHI

APPLICANT(s): SANYO ELECTRIC CO LTD [000188] (A Japanese Company or Corporation), JP (Japan)

APPL. NO.: 03-136655 [JP 91136655]

FILED: June 07, 1991 (19910607)

INTL CLASS: [5] H01L-021/20; H01L-031/04

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R004 (PLASMA); R096 (ELECTRONIC MATERIALS -- Glass Conductors)

JOURNAL: Section: E, Section No. 1361, Vol. 17, No. 230, Pg. 129, May 11, 1993 (19930511)

ABSTRACT

PURPOSE: To prevent the generation of undesired unevenness on the formation surface of an amorphous silicon layer which is crystallized afterward, and manufacture a photovoltaic device provided with polycrystalline silicon of high quality.

CONSTITUTION: The following are provided; a process for forming an amorphous silicon layer 2 on a substrate 1, and a process wherein, after silicon nitride or silicon oxide 3 is dispersed and arranged on the amorphous silicon layer 2, said layer 2 is crystallized by heat treatment, and a polycrystalline silicon layer 4 is formed.

特開平4-360518

(43)公開日 平成4年(1992)12月14日

(51)Int.Cl.³
H 0 1 L 21/20
31/04識別記号 庁内整理番号
9171-4M
7376-4MF I
H 0 1 L 31/ 04技術表示箇所
X

審査請求 未請求 請求項の数3(全4頁)

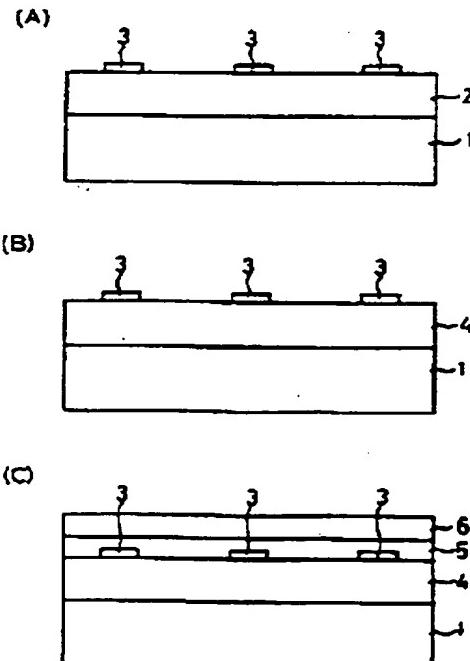
(21)出願番号	特願平3-136655	(71)出願人	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目18番地
(22)出願日	平成3年(1991)6月7日	(72)発明者	能口 繁 守口市京阪本通2丁目18番地 三洋電機株式会社内
—	—	(72)発明者	岩多 浩志 守口市京阪本通2丁目18番地 三洋電機株式会社内
—	—	(72)発明者	佐野 景一 守口市京阪本通2丁目18番地 三洋電機株式会社内
—	—	(74)代理人	弁理士 西野 卓司

(54)【発明の名称】光起電力装置の製造方法

(57)【要約】

【目的】 本発明は、後に結晶化される非晶質シリコン層の形成表面の不所望な凹凸の発生を無くすると共に、高品質の多結晶シリコンを備えた光起電力装置を製造するものである。

【構成】 本発明の光起電力装置の製造方法は、基板1上に非晶質シリコン層2を形成する工程と、この非晶質シリコン層2上に窒化シリコンまたは酸化シリコン3を分散配置した後、非晶質シリコン層2を熱処理して結晶化させ、多結晶シリコン層4を形成する工程と、を備えている。



【特許請求の範囲】

【請求項1】 基板上に非晶質シリコン層を形成する工程と、この非晶質シリコン層上に空化シリコンまたは酸化シリコンを分散配置した後、上記非晶質シリコン層を熱処理して結晶化させる工程と、を備えたことを特徴とする光起電力装置の製造方法。

【請求項2】 非晶質シリコン層を結晶化させる工程後に、上記空化シリコンまたは酸化シリコンを除去する工程を備えたことを特徴とする請求項1記載の光起電力装置の製造方法。

【請求項3】 非晶質シリコン層を結晶化させる工程前に、上記非晶質シリコン層上にA.I.電極層を形成する工程を備えたことを特徴とする請求項1記載の光起電力装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多結晶の光起電力装置の製造方法に関する。

【0002】

【從来の技術】 ガラス、ステンレス等の基板上に非晶質半導体、例えば、非晶質シリコン層を形成してなる光起電力装置は、その製造が簡単で安価である反面、光电変換効率が低いという問題があった。

【0003】 そこで、基板上に形成した非晶質シリコン層に対し、アニールまたはエネルギービーム照射等による熱処理を施すことにより、非晶質シリコン層を結晶化させて光起電力装置を製造することが成されている。

【0004】 斯る非晶質シリコン層の結晶化の方法としては、特開平1-46278号公報に示されているように、基盤目状に金属導電層を形成した絶縁基板上に非晶質シリコン層を形成し、この非晶質シリコン層を熱処理して結晶化する方法がある。

【0005】

【発明が解決しようとする課題】 しかしながら、上記方法によれば、絶縁基板上に形成された金属導電層によって基板上に不所望な凹凸が生じ、この上に形成され、後に結晶化される非晶質半導体層を均一な膜厚で形成するのが困難であった。

【0006】 また、上述の方法において、十分に高品質な多結晶シリコンを形成するには、至っていない。

【0007】 そこで、本発明は、結晶化される非晶質シリコン層の形成表面に、不所望な凹凸が発生するのを防止すると共に、高品質の多結晶シリコンを備えた光起電力装置を製造するものである。

【0008】

【課題を解決するための手段】 本発明の光起電力装置の製造方法は、基板上に非晶質シリコン層を形成する工程と、この非晶質シリコン層上に空化シリコンまたは酸化シリコンを分散配置した後、上記非晶質シリコン層を熱処理して結晶化させる工程と、を備えたことを特徴とす

る。

【0009】

【作用】 本発明によれば、非晶質シリコン層上に形成された空化シリコンまたは酸化シリコンが、非晶質シリコン層の結晶化に際して結晶核として作用し、結晶粒径が適宜に制御された多結晶シリコンが形成される。

【0010】

【実施例】 図1は、本発明製造方法の第1実施例を工程順に示す断面図である。

- 10 【0011】 まず、図1(A)に示す工程において、ステンレス等の金属板からなる基板1上に、非晶質シリコン2を形成する。この非晶質シリコン層2は、周知のプラズマCVD法、熱CVD法またはスパッタリング法を用い、リン(P) (またはボロン(B)) 等の不純物を若干ドープしてn⁻型 (またはp⁻型) にした状態で形成する。なお、基板1としては、金属板に限らず、ガラス等の透明板の表面に、酸化インジウム錫(ITO)、酸化錫(SnO₂)、酸化亜鉛(ZnO)等の透明電極層を形成したもの用いてもよい。
- 20 【0012】 その後、非晶質シリコン層2上に、後工程の非晶質シリコン層2の熱処理による結晶化工程において、結晶核となる空化シリコン3を分散配置すべく、島状または線状に形成する。この空化シリコン3は、周知のプラズマCVD法等により、一旦非晶質シリコン層2上の略全面に形成した後、フォトリソグラフ法を用いて、島状または線状にパターニングして形成する。ここで、空化シリコン3の径 (または線幅) 及び配置間隔としては、0.01μm以下では粒径が小さすぎて、後の非晶質シリコン層2の熱処理における結晶化工程において、大きな結晶粒径が得られず、一方、10μm以上では、空化シリコン3以外の部分に結晶核が形成されてしまい、これまた、大きな結晶粒径が得られなくなる。従って、空化シリコン3の径 (または線幅) 及び配置間隔は、0.01~10μmが好ましい。
- 30 【0013】 次に、図1(B)に示す工程において、非晶質シリコン層2を500~700°Cの温度でアニールするか、または非晶質シリコン層2表面にレーザビーム、電子ビーム等のエネルギービームを照射することにより、非晶質シリコン層2を熱処理し、非晶質シリコン層2の結晶化を行い、n⁻型 (またはp⁻型) の多結晶シリコン層4を形成する。斯る多結晶シリコン層4は、非晶質シリコン層2の結晶化が、非晶質シリコン層2と空化シリコン3との界面に生じる結晶核を中心として、非晶質シリコン層2の内部に進んでいくことによって形成される。即ち、上記界面を成長核として、大きな粒径の結晶粒を有する多結晶シリコン層4が形成される。
- 40 【0014】 最後に、図1(C)に示す工程において、結晶化された多結晶シリコン層4の表面に、p⁻型 (またはn⁻型) の非晶質シリコン層5を形成する。なお、非晶質シリコン層5に代えて、微結晶または多結晶のシリ

コン層を形成してもよい。その後、非晶質シリコン層5上にITO、SnO₂、ZnO等の透明電極層6を形成する。但し、基板1が、上述の如く、透明板表面にITO、SnO₂、ZnOを形成したものであれば、透明電極層6に代えて、アルミニウム(A1)、銀(Ag)等の金属電極層を形成する。

【0015】以上の工程により、光起電力装置が完成する。

【0016】ところで、上述の工程において、非晶質シリコン層2上に形成された空化シリコン3は、非晶質シリコン層2を好適に結晶化するためのものであり、多結晶シリコン層4を形成した後は、全くの不要物であり、更に、図1(C)に示す非晶質シリコン層5及び透明電極層6の形成表面である多結晶シリコン層4の表面に不所望な凹凸を生じさせる。

【0017】そこで、非晶質シリコン層2の多結晶化(即ち、多結晶シリコン層4の形成)後に、空化シリコン3を除去するのが好ましい。斯る空化シリコン3の除去によって、不所望な凹凸がなくなり、非晶質シリコン層5及び透明電極層6の形成が容易となる。

【0018】一方、図2は本発明の製造方法の第2実施例を工程順に示す断面図である。

【0019】図2(A)に示す工程において、図1(A)に示す工程と同様にして、ガラス等の透明板表面に、ITO、SnO₂、ZnO等の透明電極層を形成した透明な基板11上に、n⁻型の非晶質シリコン層12と、島状または線状の空化シリコン13とを形成する。

【0020】次に、図2(B)に示す工程において、非晶質シリコン層12上に、A1電極層14を形成する。

【0021】最後に、図2(C)に示す工程において、非晶質シリコン層12を500～700℃の温度でアニールするか、またはA1電極層14上にレーザビーム、電子ビ

ーム等のエネルギー beams を照射して、非晶質シリコン層12を熱処理することにより、非晶質シリコン層12の結晶化を行い、n⁻型(またはp⁺型)の多結晶シリコン層15を形成する。斯る多結晶シリコン層15は、非晶質シリコン層12の結晶化が、非晶質シリコン層12と空化シリコン13との界面に生じる結晶核を中心として、非晶質シリコン層12の内部に進んでいくことによって形成される。

【0022】この結晶化時に、A1電極層14中のA1が多結晶シリコン層15内に拡散し、多結晶シリコン層15の表面領域に、p型の多結晶シリコン層16が自動的に形成される。

【0023】こうして、pn接合を備えた多結晶シリコンからなる光起電力装置が製造される。

【0024】なお、以上の2つの実施例においては、空化シリコン3、13を用いた場合について説明したが、空化シリコンに代えて酸化シリコンを用いることができ、この場合も上述と全く同様にして、光起電力装置が製造される。

【0025】

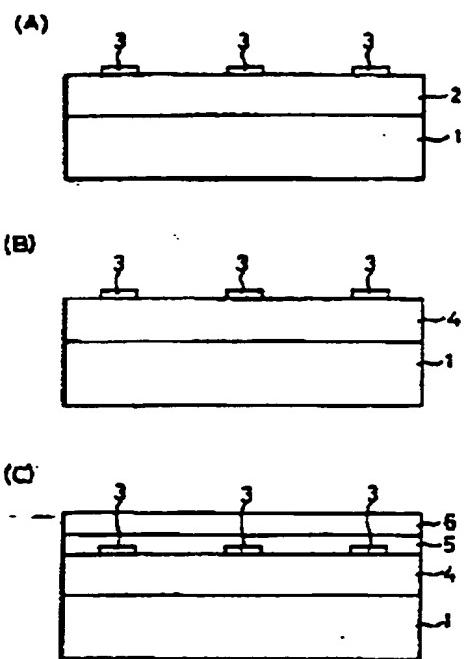
20 【発明の効果】本発明によれば、基板上に非晶質シリコン層を形成する工程と、この非晶質シリコン層上に空化シリコンまたは酸化シリコンを分散配置した後、上記非晶質シリコン層を熱処理して結晶化させる工程と、を備えているので、後に結晶化される非晶質シリコン層の形成表面に、不所望な凹凸が生じることがなく、更に、高品質の多結晶シリコン層を形成することができる。

【図面の簡単な説明】

【図1】本発明の製造方法の第1実施例を工程順に示す断面図である。

30 【図2】本発明の製造方法の第2実施例を工程順に示す断面図である。

【図1】



【図2】

